

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-016675

(43)Date of publication of application : 19.01.2001

(51)Int.Cl.

H04R 3/00

H04R 19/02

(21)Application number : 2000-156862

(71)Applicant : TEXAS INSTR INC &lt;TI&gt;

(22)Date of filing : 26.05.2000

(72)Inventor : THOMAS DAVID R

(30)Priority

Priority number : 99 99401288

Priority date : 28.05.1999

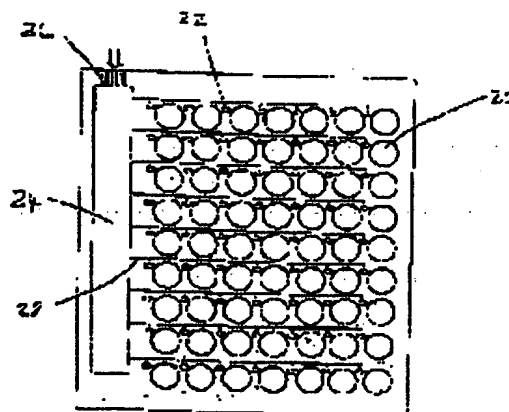
Priority country : EP

(54) SPEAKER

(57)Abstract:

**PROBLEM TO BE SOLVED:** To obtain an acoustic output transducer satisfying a condition of a singularly digital speaker.

**SOLUTION:** A digital speaker is manufactured as an integrated module including an array of acoustic output transducers each provided with a diaphragm 20 including a conductor layer pair opposite to each other with a gap. The conductor layers of each transducer form a parallel flat plate capacitor and an electrostatic force is induced between capacitor electrodes with a drive signal applied to the capacitor to drive the diaphragm 20. The nonlinear response of the diaphragm 20 is compensated by a pulse shaping circuit 22 configured adjacent to the relating diaphragm 20. The pulse shaping 22 receives the singularly digital drive signal via a track 28 from each encoder circuit 24. The encoder circuit 24 converts a binary digital audio signal received at an input 26 into many singularly digital drive signals to be fed one by one each to each output transducer.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]



【0007】PCT/GB96/00736は、従来の静電カトランスジェーサ、圧電トランスジェーサまたは電磁トランスジェーサを組出して1つのアレイに配置することにより、好適な音響出力トランスジェーサが可能になることを開示している。

【0008】静電カトランスジェーサに関する記述によれば、個別駆動デジタル信号に接続する多数の等面積電極を1つの物理的トランスジェーサ装置上に生成することが可能である。

【0009】圧電カトランスジェーサに関する記述によれば、1つの圧電材料を分割して、個別駆動デジタル信号に個別に接続する電極を各々が備えた多数の等面積領域を形成したトランスジェーサアレイが形成される。

【0010】電磁カトランスジェーサに関する記述によれば、1つの個別駆動線路を設け、各線路が個別駆動デジタル信号に個別に接続され、装置の駆動内でそれぞれ同じアンプで駆動効果を示すようにして、トランスジェーサアレイが形成される。

【0011】このようなアレイ構造は、同一の要素を数多く使用するという大きな利点があるといわれており、フットプリント、より単純な製作法という点で優立つといわれている。

【0012】しかしながら、PCT/GB96/00736は、所定の好適な音響出力トランスジェーサを製作する方法に関する詳細を開示していない。

【0013】発明が解決しようとする問題点 したがって、本発明の目的は所定のデジタルスピーカの要件を満たす音響出力トランスジェーサを提供することである。

【0014】問題を解決するための手段 本発明の第1の側面によれば、音響出力トランスジェーサアレイと駆動回路を形成した基板とするデジタルスピーカモジュールが提供される。駆動回路は、デジタルオーディオ信号を受信するための入力と、音響出力トランスジェーサのそれぞれに電気的に接続される、駆動パルスをトランスジェーサに供給するための複数の駆動信号出力とを有する。各トランスジェーサは基板に接続された第1駆動電極と、間隔を介して第1駆動電極の上方に吊り下げられた第2駆動電極を含む。少なくとも第2駆動電極の一部で可動ダイヤフラムが形成される。また、第1、第2駆動電極は駆動回路のそれぞれに電気的に接続され、各トランスジェーサが駆動回路内でコンデンサを形成する。動作状態では、駆動信号出力から供給される駆動パルスに反応して第1、第2駆動電極の間に発生する静電吸引力でダイヤフラムが運動することによって音響出力が得られる。

【0015】したがって、駆動のシリコンプロセス技術を利用して、駆動回路に隣接する多数の音響出力トランスジェーサを備えた集積回路スピーカモジュールを提供することが可能である。例えば、適当な音質で音質あ

るいは音楽を再生するのに十分な20-100個または212-1個の出力トランスジェーサを単一モジュールに組み込み、その出力トランスジェーサを共通デジタル駆動信号で駆動することができる。

【0016】全体的に小面積面積で多数のトランスジェーサを含む複数アレイを形成することができ、PCT/GB96/00736で記載されているように、アレイの空間的サイズと関連する問題は生じず、同じ原理で、スピーカの空間的サイズを削減するためにPCT/GB96/00736で提案された複雑な時間遅延システムは不要である。実際に、もし大音響パワー出力を得るために大面積アレイが必要であっても、各々が全音域内容を再生するトランスジェーサのマイクロプロセッサを多く形成して構成することができ、

【0017】駆動回路信号に必要な多くのトランスジェーサを小さい領域に集約することが可能になるという。これは、携帯用の電話、特に、ビデオ画像を見るためにエーサが備え付けられて待機用ビデオ電話などの応用分野で駆動デジタルスピーカが使用可能になることを意味する。従って、この種の応用分野に従来の2次元デジタル駆動信号に基づく音響出力トランスジェーサを使用するのは、集積からエーサの互までの距離による問題が多い。

【0018】本発明の一面例によれば、複数の音響出力トランスジェーサを含むデジタルスピーカおよび駆動回路が提供される。駆動回路は、デジタルオーディオ信号を受信するための入力と、音響出力トランスジェーサのそれぞれに接続して供給される複数の出力とを備える。音響出力トランスジェーサは絶縁材料で電気的に分離された下部パネルおよび上部パネルで構成される。各トランスジェーサは下部パネル上またはその内部に第1駆動電極と、上部パネル上またはその内部に第2駆動電極を有し、各トランスジェーサの第1、第2駆動電極はそれぞれ、コンデンサの第1、第2プレートとを形成するように配置される。駆動回路の少なくとも1つの出力は、各トランスジェーサの第1、第2駆動電極の間に接続され、駆動信号を供給する。各トランスジェーサの第2駆動電極は、上部パネルの弾性支持部で下部パネルの上方に吊り下げられた上部パネルのダイヤフラム部分の上方に吊り下げられ、各トランスジェーサのダイヤフラム部分は、接続された駆動回路の1つの出力から第1、第2駆動電極に印加される駆動信号によって誘起される静電吸引力に反応する可動状態にあり、圧カラムを生成する。

【0019】本発明の別の実施例によれば、半導体基板または、半導体層（例えば、シリコン、シリコン、シリコン）を形成した基板を含むデジタルスピーカが提供される。音響出力トランスジェーサアレイおよび駆動回路は半導体材料で形成される。各トランスジェーサは基板に

隣接した第1駆動電極と、間隔で第1駆動電極の上方に吊り下げられた第2駆動電極とを有し、それら駆動電極は半導体基板または下地半導体層上に形成されたエピタキシャル層である。駆動電極は上記実施例と同様に接続され、駆動回路は半導体材料で形成された集積回路であることが好ましい。

【0020】本発明の別の側面によれば、音響出力トランスジェーサアレイと、デジタルオーディオ信号を受信する入力およびそれらに対応する音響出力トランスジェーサに電気的に接続されて駆動パルスをそれらに供給する複数の駆動信号出力を備えた駆動回路とを有するデジタルスピーカモジュールの動作方法が提供される。各トランスジェーサは上部プレートおよび下部プレートを各々、駆動回路内でコンデンサを形成し、上部プレートの駆動材料は膜を形成またはその一部分を形成する。上記方法は、駆動回路入力でデジタルオーディオ信号のサンプルを受信するマイクロプロセッサと、そのサンプルのために動作させるトランスジェーサのマイクロプロセッサを決定するためにサンプルを受信するマイクロプロセッサで分析するマイクロプロセッサと、コンデンサの下部プレート上に吊り下りて弾性支持されたシリンドリカルプレートに前記コンデンサの上部プレートを接続させた状態で、トランスジェーサの上下プレート間にそれぞれ駆動パルスを供給することにより、前記決定したマイクロプロセッサのトランスジェーサを動作させるマイクロプロセッサとを含む。

【0021】この方法において、コンデンサの上部プレートを形成する弾性支持されたシリンドリカル膜の所定の非線形弾性特性を確保するために、駆動回路のパルス整形部で駆動パルスを整形することが好ましい。

【0022】デジタルスピーカモジュールのいくつかの実施例では、駆動回路は従来の2次元デジタルオーディオ信号を受信し、音響出力トランスジェーサを駆動するために受信信号を単連形式に変換するように構成される。他の実施例では、既に単連形式になっているデジタルオーディオ信号を受信するように駆動回路が構成される。さらに別の実施例では、個々のトランスジェーサが完全に独立駆動可能な単連駆動回路より独立性が低い2連駆動回路または高い独立性で駆動回路でトランスジェーサを駆動する。2連駆動回路と単連駆動回路の中間に位置することの他の駆動回路は以下の記述でサバインナリ駆動回路と呼ばれる。このサバインナリ駆動回路は新設で、新規なものと考えられる。

【0023】発明の別の側面によれば、 $n$ を4または5以上として、 $2^n$ 個から $2^{n+1}$ 個までの間の数の音響出力トランスジェーサからなるアレイと、デジタルオーディオ信号を受信する入力および複数のトランスジェーサアレイにそれぞれ独立駆動能力が与えられるように構成された出力線を含む駆動回路とを有するデジタルスピーカが提供され、前記トランスジェーサのグループの数は $2^{n+1}$ 未満、 $2n$ より大きいとする。

【0024】さらに、本発明は主に出力トランスジェーサを駆動するために単連またはサバインナリのデジタルマイクロプロセッサを使用するデジタルスピーカを提供することとを目的としているが、また、後述の方法で動作されるトランスジェーサ要素のアレイと従来の2次元デジタル駆動回路を組み合わせて使用するデジタルスピーカとして本発明を実施することも可能である。

【0025】駆動信号によって生成される静電吸引力に応じて可動ダイヤフラムに弾性力を与える弾性支持部を用いて可動ダイヤフラムをモジュール側面の各領域部分に接続することができ、ある実施例によれば、弾性支持部とダイヤフラムは、例えば共通材料から一体的に形成され、弾性支持部はその材料の薄い領域で形成される。

【0026】発明の変換の形態 図1は本発明の一面例で使用される音響出力トランスジェーサの断面を示す。

【0027】図1において、各トランスジェーサは下部パネル1と上部パネル2を含む。パネル1、2は、上部パネルの下面5と下部パネルの上面6の間で形成される間隙4を挟んで駆動材料3によって互いに平行状態で分離される。パネル1、2はシリコンエプタヒを基として、絶縁材料はパネル間に配置される材料の高分子絶縁体である。他の実施例によれば、上部または下部パネルの材料から絶縁材料3を形成することが可能である。図1のトランスジェーサに基づいて、集積したトランスジェーサアレイの製作について以下に詳しく説明する。

【0028】下部パネル1は、その下面8に金属膜、例えば金膜あるいは高バロビンジ半導体で形成された導電層7を含む。上部パネル2は、その上面10に金膜または高バロビンジ半導体で形成された導電層9を含む。導電層7、9は、距離 $L$ だけ離れて配置され、後述のスピーカ駆動回路における平行平板コンデンサの第1、第2プレートとを形成する。導電層7、9には、それぞれトラップ（図示せず）が設けられ、それらを介して駆動信号が動作中のトランスジェーサに印加される。これらのトラップは、例えば標準的な異性体物あるいは金、アルミニウム、銅などの金属で形成することができ、

【0029】各トランスジェーサにおいて、上部パネル2には、厚い領域部分19と厚い中央ダイヤフラム部分20とを結合するくびれたフリッジ部分18が含まれる。くびれたフリッジの部分18が十分に厚くならないため、ダイヤフラム部分20は駆動部分19に対して弾性支持される。本実施例では、モジュールのダイヤフラム部分20は円形、弾性支持部18はリブ状、間隙部分4は角型領域である。しかし、ダイヤフラム部分の形状は変更可能であり、トランスジェーサ要素の性能に基本的な影響はないと考えられる。例えば、円形の代わりに楕円形、正方形または長方形のダイヤフラムを使用することができ、

【0030】動作中、導電層7、9に駆動信号が印加さ

れると、導電層7、9が接合されている下側パネル1と上側パネル2の間で静電吸引力(そして、反発力)が発生する。この静電吸引力は、弾性支持部18の変形によって下側パネル1に対して上側パネル2のダイアフラム部分20を動かす効果がある。

[0031] 導電層7、9の間で駆動信号によって誘起される静電吸引力は  $F_e = -\frac{1}{2} \epsilon \frac{V^2}{d^2} A$  によって与えられる。パラメータAは誘起電圧であって、間隔dは空気または真空部分とシリコンまたは他のウエハ材料の部分とで形成されることを考慮に入れて、このパラメータは複合値(comound value)になっている。パラメータVは時間V(t)の間接で表される駆動信号印加電圧。通常は駆動パルス状の電圧である。パラメータAは誘起電圧で形成される平行平板コンデンサの有効面積である。ダイアフラムの運動方程式において関係して与える面積はトランスジューサの可動面積、すなわちダイアフラム部分20の面積である。

[0032] トランスジューサは、駆動信号V(t)による誘起静電吸引力を印刷駆動力とする弾性印刷駆動子とみなすことができる。弾性支持部18は、その寸法と機械的性質に依存するばね定数(spring constant)kが弾性力に加わる。そして、トランスジューサの運動方程式(ばね質量を除く)は次のようになる。

$$[数1] \quad m \frac{d^2 x}{dt^2} + kx = F_e - k_0(x - x_0)$$

[0033] 例えば空気抵抗の粘性を考慮した方が適切と考えられる場合には、上記方程式の左辺に減衰項(b damping)を追加することができる。そして、ダイアフラム部分20の応答を待望あるいは可能な限り数値にするための駆動パルス形状を計算するために既述のダイアフラムモデルに粘性を追加することができる。この目的で、後述のバルス整形回路を付加することができる。

[0034] 多直トランスジューサの集積化モジュールを製作するために、まず2枚のシリコンウエハ、下側パネル1用に1枚と上側パネル2用に1枚を用意する。シリコンウエハとして、例えば62.5ミクロン厚の5インチ径(5インチは約12.5cm)のウエハが使用可能である。その他、積層配線路のウエハも使用可能である。

[0035] 上側パネル2を製作する際、ウエハは、トランスジューサの弾性支持部の上面およびダイアフラム部分18、20を形成することになる円形領域上で得く。なるようにウエハの上面10からエッチングされる。次に、弾性支持部18用の薄いシリコン層を形成するためにシリコン膜上でウエハ下面5からエッチングされる。弾性支持部18の膜面の厚さは、所望の特性はばね定数が得られるように選択することができる。例えば、5〜100ミクロンの範囲、またはそれ以上の厚さにするこ

うラムを中央に配置した方形の投影面(square footprint)を有し、レベルは方形格子として形成される。

[0042] 各トランスジューサのダイアフラム20に隣接して、バルス整形回路22の形で駆動回路が設けられる。前記運動方程式から計算されるダイアフラムに対する非線形応答特性は注意を払って、バルス整形回路22は、そのバルス整形回路に入力される駆動の方形入力パルスを非方形パルス形状に変換してゆきなくとも部分的に非線形ダイアフラム応答を補償するように設計されるので、許容範囲の均一音響パルス出力圧が得られる。

[0043] 例えば、弾性部分が比較的大きいばね定数(k)をもつような形状と寸法に形成されている場合は、ダイアフラム応答は駆動力によって支配され、その場合、それぞれの駆動パルスのために斜面を付けるようにバルス整形回路22を設計することができる。

[0044] 一方、ダイアフラム部分20が弾性支持部18と比較して大きく形成されている場合は、ダイアフラム応答は慣性力によって支配され、その場合、それぞれの駆動パルスの前後に緩やかなパルスを挿入してダイアフラム運動の間隔、停止を行うことができる。

[0045] これらの2つの例におけるバルス整形に関する考察については、PCT/GB96/00736で詳細に記述されている。

[0046] 復元力が慣性力がいずれに支配されるとしても、間隔d(1)の変化による非線形な質量も重要で、バルス形成による補償を必要とするかもしれない。さらに、ダイアフラム応答はダイアフラムと下側パネル1、2との間に媒体や気体などの粘性媒体を備えることによる変化し、従って新たな設計上のパラメータを提供する。

[0047] モジュールのバルス整形回路22は、標準のフオトリソグラフィパターン形成法を用いて、各トランスジューサの上側シリコンパネル2の両面部分19に集積回路として形成される。あるいは、別の実施例においては、バルス整形回路および他の駆動回路を下側パネル1に形成することができる。

[0048] フォトリソグラフィからなる9つのグループ228がエンコーダ回路24の63の単道出力を形成し、各グループ228は、トランスジューサレベルの9列の各対応トランスジューサに接続するように延設される。各グループはそれぞれバルス整形回路22の入力に接続する分岐部(splitter)で終端される。

[0049] 代替実施例では、トランスジューサの各列または何列かの列ごとに1つのバルス整形回路が設けられ、各列の駆動パルスに対して、駆動パルス整形回路を通して供給される。その列または列になった列トランスジューサのすべてにバルス整形回路出力を接続することによって、この場合、所望のバルス整形回路を設けることにより、エンコーダ回路からセレクタ回路への入力に依

て、各バルス整形回路の出力を関連トランスジューサの1つに選択的に接続することが可能になる。その結果、表示装置はC/D検出器で処理されるものと同等のプロセッシングスキームが得られる。

[0050] 図2において、トランスジューサレベルの1つの列には、2道/単道エンコーダ回路24の形式で新たな駆動回路が設けられる。エンコーダ回路24は、標準のフオトリソグラフィパターン形成法によって、上側シリコンパネル2の両側延長部に集積回路として形成される。エンコーダ回路24は、6ビットの2道デジタルオプティコ信号を受信する2つの入力26を有する。エンコーダ回路はエンコーダ処理ユニットレベルで構成される。あるいは、PCT/GB96/00736に記述されるように、オプセットまたは2の補数型論理を使用することも可能である。

[0051] 図4はエンコーダ回路24の詳細構成を示す。6ビット2道デジタル入力を9つの3ビット2道デジタル出力32に変換する2道/2道コンバータ30に、6ビット2道デジタル入力26の6ビットが接続される。この変換動作において、最下位3ビットで3ビット出力が1つ形成され、4番目の最下位ビットで3ビット出力がもう1つ形成され、5番目の最下位ビットでさらに2つの3ビット出力が形成される。6番目の最下位ビットで残り4つの3ビット出力が形成される。エンコーダの3ビット2道/単道コンバータ34として形成された各対応のエンコーダサブモジュールに、9つの3ビット出力が接続され、図2、3との関連で述べた通各サブモジュールは7ビットの単道出力を生成して、トラッキンググループ228におけるトランスジューサの各列各行に供給する。コンバータ34は、出力間隔を補正するためにクロック信号CLKによって同期される。クロック信号は、トランスジューサモジュールによって内部的に生成可能であるが、入力信号26の一部として受信するか、あるいは入力信号から生成することも可能である。

[0052] エンコーダ回路24は、動作中にフオトリコ他のトランスジューサ、すなわち駆動信号を送出するエンコーダ出力に接続されたトランスジューサが構成した(coded)フオトリコ領域、望ましくはレベルの中央領域に実質的に密接するように形成される。音響レベルが漸次増加しているため、直前にフオトリコ領域に隣接してフオトリコ領域を選択的に駆動するようにエンコーダ回路が構成される。同様に、音響レベルが減少するにいたって、トランスジューサは直前のフオトリコ領域の周縁から排除される。しかし、実質的に1つの隣まったフオトリコ領域を形成しているトランスジューサ群から物理的に離れた位置にも、少ない方が望ましいが、ある程度のトランスジューサがフオトリコになっている可能性も理解されよう。

【0053】図5はエポキシの3ビット2進/半導コンパレータ34のうち1つの駆動ゲート構造を示す。他のコンパレータ34も同様に構造である。3本の入力線35は3ビット2進デジタル入力であり、図4では、この入力線35はまとめて参照番号32で示される。3つの図示された入力線のうち、上図のものは3ビット入力の最上位ビット用である。3つの図示された入力線のうち下図のものは3ビットの最下位用である。7本の半導出力線36をまとめて、図4に、又図2と図3にも示されるグループ28が1つ形成される。

【0054】1×1センチメートルのトランスジューサの横断面図で、63個または26-1個のトランスジューサを含む上記モジュールを1対の5インチエポキシから作ることができる。2.5ミリメートル平方の横断面ならば、1対の5インチエポキシから28-1個のトランスジューサを含むモジュールを作ることができる。いくつかの実施例では、従来のnピット2進デジタルオーディオ信号の半導再生とコンパチブルにするために、2n、2n+1または2n-1個トランスジューサが各モジュールに設けられ、他の実施例では、PCT/GB96/00736記載のバイコントローラを利用して異なる例のトランスジューサが設けられる。

【0055】従来のシリコニアクロソニンツルや他の従来のシリコソニンツルを使用すれば、基本的設計の変更なしで各トランスジューサの面積を数倍範囲で変えることは可能である。例えば、各トランスジューサの面々の寸法は10.5ミリメートルか0.1ミリメートルにすることができる。個々のトランスジューサ面積を0.1×0.1ミリメートルとすれば、例えば216-1個の山付トランスジューサを含むトランスジューサアレイの総占有面積は2.2cm×3cmになる。このようになスクエビリティ (sensitivity) は、シリコソニンツルの高さを再現性と併せて、実用的に望ましいほど任意の個数の山付トランスジューサが所定総面積の半、モジュールに集積可能であることを意味する。

【0056】また、駆動回路全体をパネルに組み込むことが可能であり、さらに望ましくは、2個のパネルの一方で、駆動回路全体またはほとんど全体を組み込み、他方のパネルに、すべてのトランスジューサのための半導体回路を設けることができる。

【0057】半導体材料と同様、サフアインなどの絶縁材料をパネルに使用することができ、例えば、サフアインの下側パネルとシリコソンの上側パネルを組合せ、駆動回路を主として上側パネルに組み込むことができる。

【0058】小形のトランスジューサの集合は、上述の大規模なマイクロソニンツル技術のほかに集積回路製作に広く利用されているフォトグラフィ技術を利用することができ、また、ウェハを2枚使用する代わりに、

上下のパネル間に選択的エッチングによって形成されたスベースをもつ半導ウェハからエポキシモジュールを製造することができる。

【0059】次にその実施例について図6A-図6Fにしたがって説明する。図は典型的な実施例で使用される音響出力トランスジューサの製作ステップを、種々のプロセス段階におけるウェハの横断面図を通して示している。1個だけのトランスジューサ要素の構成が図示されているが、通常は同様の複数のトランスジューサを含む大型の2次元アレイが製作されるものとする。

【0060】図6Aは二酸化ケイ素基板を蒸着した導電n+nシリコン基板を示す。

【0061】図6Bは、最終的に1個のトランスジューサ要素のダイアフラムが形成される領域の周囲に分布する酸化ケイ素層の一部をエッチングで除去することによってパタン形成した酸化ケイ素層を備えた図6Aの構造を示す。

【0062】図6Cは絶縁物質である炭性シリコンを蒸着して、図6Bに示されるレジストを除去した後図6Bの構造を示す。炭性シリコンは、完成装置のダイアフラム形成領域の周りに絶縁性層 (上から見て) リンク状に形成するために蒸着される。

【0063】図6Dは、炭性シリコン柱状物で画される凹面領域と、凹面とそれの領域を幾分かさい開きを開けた新たなレジスト層でパタン形成し、露出状態の二酸化ケイ素領域の上部をエッチングで除去することによってその領域の二酸化ケイ素を露出した後の図6Cの構造を示す。

【0064】図6Eはレジストを除去して露出した凹面を蒸着した後の図6Dの構造を示しており、厚膜金属層は露出された二酸化ケイ素領域を覆うとともに、凹方向に広がって炭性シリコン柱状物を開く。

【0065】図6Fは、トランスジューサ要素の最終構造を形成するために二酸化ケイ素層の残余部分を除去した後の図6Eの構造を示す (図示しないメタリゼーション、パッシベーション等の後工程に関連する構造は除く)。

【0066】図6Fには、トランスジューサの要素を示すため、図1の対応参照番号が追加されている。n+n基板が導電性の下側パネルを形成するで、導電層を別個に設ける必要はない。金属層はパネル2を形成する。炭性シリコン柱状物は絶縁材料3を形成する。二酸化ケイ素領域の残余部分をエッチングで除去した後、そのスペースによって間隙4が形成され、その間隙の上部は金属層で画定され、下部は基板で画定される。金属層は、ダイアフラム部分20を形成する両層の中央領域と、両層の部分19を形成する基板部分3と傾斜方向に向った広がりをもつ領域と、トランスジューサの弾性支持部18を形成する柱状物3と半導方向に傾斜し、かつ柱状物に位置するリンク状領域とを含む。

【0067】図2、図3の上記説明は図1のトランスジューサについて述べたものである。また、これらの図面の説明は図2に示されるモジュール構造で適用可能な図6Fのトランスジューサにも適用されるが、図6Fに関する典型的なトランスジューサの例では、はるかに多くのトランスジューサが作られる。

【0068】トランスジューサ駆動回路は、従来のプロセス技術を使用してトランスジューサアレイの半導体材料に形成された集積回路とすることができる。これは、アレイが図1または図6Fに示されるトランスジューサで作られている場合に可能である。また、トランスジューサ要素間に分散させたり、アレイの横に隣接させたり、あるいは一部をトランスジューサ要素間に分散、その他の部分をアレイに隣接させることも可能である。

【0069】シリコンを使用したフォトグラフィ技術による特定例について上述したが、ほかにも種々のバリエーションが可能である。例えば、コンデンサの短絡原因となる金属層との物理的接触を防ぐために、基板1の上面に炭性層を設けることができる。また、基板1の導電性でなく絶縁性とし、基板の下側に金属層などの導電層を設けて並行平板コンデンサの一方の電極を形成することと可能である。さらに、上層2は金属に加えまたは金属の代わりにシリコン、二酸化ケイ素またはシリコン化合物で形成することができる。そのほかにも多くのバリエーションが可能である。

【0070】さらに、シリコン技術の代替として、GaAs技術を使用することができ、例えば、上側パネル2の下面5、下側パネルの上面6を、それぞれGaAlAsエピタキシャル層の下面、上面とし、CC12F2を使用してGaAs層を選択的傾方向ドライエッチングによって間隙4を形成することができる。このエッチングプロセスの詳細は Martin Walther et al in Journal of Applied Physics, volume 72, 2069 (1992) に記載されている。この場合、上下パネルに書及するときは同様のウェハから生じた半導体材料の上下部分について言っているのであり、下部部分は下部エピタキシャル層または基板自体であり、上部部分はエッチングされた上部エピタキシャル層である。

【0071】多くの実施例の集積化エポキシモジュールに共通するいくつかの設計上の制約として、トランスジューサアレイの露出面積、分解能ピットの数 (これに基づいてトランスジューサの所乗数が決まる)、出力パワー能力がある。また、集積化モジュールの形状は用途に応じて変更可能である。例えば、携帯用ビデオ電話に使用するならば、トランスジューサモジュールは表示パネルの隣接面に配置できるように傾斜した長方形にすればよい。

【0072】多くの場合、トランスジューサを集積化モ

ジュールの形で製作するが、使用で、望ましいと考えられる。しかし、必要ならば、トランスジューサを単体で製作することも可能である。典型的な用途では、スピーカは単一の集積化モジュールあるいは比較的少数のモジュール、例えば2-10個のモジュールで構成される。

【0073】図7は代替の実施例で使用され、トランスジューサアレイの片側に配置されるデジタル信号プロセッサ40を示す。デジタル信号プロセッサは、2進デジタル入力26を受信する進/半導エンコーダ回路24と、それぞれ駆動パルス駆動信号出力28の1つへ送る前にそのパルス形状を修正するパルス形成回路22を含む駆動回路の一部を形成する。

【0074】2進/半導エンコーダインプットのとき、2進デジタルオーディオ信号に応じて、どの駆動回路出力に駆動パルスを入力するかを決定するための2進/半導変換ルーチンが、デジタル信号プロセッサ40にロードされる。ルックアップテーブルに基づく変換ルーチン、あるいはアルゴリズムを採用した変換ルーチンを使用することができ、この点に照し、各出力の有効性 (applicance) は望ましいので、従来の意味での単連出力のドライビングは必要である。

【0075】パルス波形を実行するために、デジタル信号プロセッサ40には、トランスジューサの所定共振形状を記憶するパルス特性レジスタがロードされ、この応答に基づいて駆動パルスの出力パルス形状が計算される。

【0076】なお、エンコーダインプットとパルス駆動に別々のデジタル信号プロセッサを使用してもよい、さらに、これら処理回路の一方だけをデジタル信号プロセッサで実行し、他方を専用の集積回路で実行することが可能である。

【0077】図8A、図8Bは代替駆動回路を使用する実施例の別の実施例による集積化モジュールを示す。図は64の音響出力トランスジューサからなる8×8アレイを示す。図8Aは円形ダイアフラムを備えたモジュール上部とそれに関連する上側導電層9を示し、図8Bは下側導電層7を備えたモジュール下部を示す。デジタルオーディオ信号入力26、エンコーダ24、トランスジューサの一般的なレイアウトの構成は上記実施例と同様である。この実施例は図1または図6Fによるトランスジューサを基本にすることができ、

【0078】図8Aで示すように、この実施例では、エンコーダ回路24、例えばマイクロプロセッサあるいはデジタル信号プロセッサからアドレスデータを受信するように入力された外部回路25としての追加材料が駆動回路に含まれる。トランスジューサの上側導電層9と外部回路25は導電線38で接続される。図には、列1、列8の個々のトランスジューサの上側導電層9に接続される8本の導電線38と、列2、列7における隣接対トランスジューサの上側導電層9に接続される4

本の個別選択線38と、列3、列6における4つのトランスジェーサの2グループの上側回路9に接続される2本の選択線38と、列4、列5のそれぞれにおける全トランスジェーサの上側回路9に接続される1本の選択線38が示されている。この構成において、任意の上側回路状態にされ、斜向する下側回路9に固定するフローティング状態になって、ダイアフラマ運動を誘起する電圧差はまったと見れない。

【0079】図8Bに示されるように、この実施例のモジュールでは、1行分のトランスジェーサについて1個のバルス整形回路22が設けられる。各バルス整形回路22は接続線39によって個別にエンコーダ回路24の出力に接続される。各行のトランスジェーサの下側回路7は図8Bにおいて矩形波方形波で示されるように互いに電気的に接続されて、その行のバルス整形回路22の出力に接続される。

【0080】このように、任意の個別トランスジェーサは、対応するバルス整形回路22を介してその行に入力される駆動信号と上側回路7に入力される選択信号との適切な組合せが発生した時のみ、静電駆動力によって駆動され、音響出力を生成する。

【0081】前述のバルス整形回路22から出力される各行信号は、その行のトランスジェーサの最大負荷を駆動するために十分な駆動能力をもつ必要があることは理解されるであろう。

【0082】本実施例のクロスインテリベンションスキームの場合、図2、図3で示される駆動回路7レンジョンメントと比較すると、バルス整形回路の個数が1トランスジェーサに対して1個から1行分のトランスジェーサに対して1個にまで減少する利点がある。さらに、列と行の選択線を別々にすれば、接続グループのトランスジェーサの上側回路を、一括して接続することによって、モジュール上の相互接続線の総数が減少する。図の構成では、これらの接続は、1個が16グループ、2個が8グループ、4個が4グループ、2個が8グループであって、各グループは列方向に伸びている。しかし、グループの適切なサブグループを任意に選択することができ、例えば63トランスジェーサのアレイにおいて、それぞれ1個、2個、4個、8個、16個、32個のトランスジェーサからなる列方向グループを形成することができる。

【0083】この点で、2進スキームに伴う問題と類似の過渡 (transition) 問題を選択するため、動作中に、アクティブなトランスジェーサの大部分のオンオフ切り換えを要することなしに、アクティブなトランスジェーサの総数の範囲内において、非駆動トランスジェーサ数の増減の変化を可能にするようなグループ分けが必要であると考えるのが適切である。このような理由で、本実施例では、サブシンクロ期間中の過渡現象

を最小するために個別にどのトランスジェーサをアクティブにするかを考慮してモジュールを駆動することができるようデジタル信号プロセッサとしてエンコーダ24を実装することが好ましい。

【0084】以上のことから理解されるように、本実施例は、アレイのトランスジェーサ総数以下で、かつ同等の2進駆動トランスジェーサアレイのトランスジェーサ数より実質的に多くの個別駆動可能な多数のトランスジェーサを有する。これにより、各トランスジェーサにそれ自身の接続線を備えて完全に独立駆動される純単駆動回路より多数の接続線を使用し、2進駆動回路よりかなり多数の接続線を使用する駆動回路の中間に位置するサブバインリ設計が得られ、20個のトランスジェーサからなるアレイをそれぞれ1個、2個、4個、8個、2<sup>n</sup>-1個のトランスジェーサからなるn個だけの独立駆動ブロックに分割する2進駆動で生じる主な過渡現象を回避することができる。少なくとも2個のトランスジェーサを含む本実施例のトランスジェーサアレイでは、集合的に駆動されるトランスジェーサの最大ブロックに集まれるトランスジェーサ数は2<sup>n-3</sup>以下で好ましく、2<sup>n-4</sup>以下がさらに好ましい。これは20個のトランスジェーサを含み、集合的に駆動される最大ブロックのトランスジェーサ数を2<sup>n-1</sup>として生じる2進駆動トランスジェーサアレイに匹敵する。さらに、同じ理由で、トランスジェーサブロックを比較的小さくして多くのブロックを設けることが好ましく、例えば個別駆動可能なトランスジェーサと、トランスジェーサ対の列または行を複数と設けることが好ましい。

【0085】以上の説明では、6ビット2進デジタルオーディオ信号を受信するための実施例を用いて記述されたが、実際に適したものは8ビット、10ビット、12ビットまたは16ビットの2進デジタルオーディオ信号を処理する集積型トランスジェーサモジュールが好ましいと思われる。音圧と音圧信号の妥当な再生音質が求められる場合は、上記6ビット用設計をその程度の低いオーディオ分解能にまで容易に拡張することができ、実際は、6ビットの実例で記述した主な理由には、多くのトランスジェーサを用いて不明瞭な現象現になることを避けるためであって、これが集積型デジタルスピーカモジュールに必要あるいは典型的なトランスジェーサの個数という意図ではない。

【0086】以上の説明に関し更に、以下の項を開示する。

(1) 音響出力トランスジェーサのアレイを形成した基板に、デジタルオーディオ信号を受信する入力および音響出力トランスジェーサのそれぞれに電気的に接続されて駆動バルスを提供する複数の駆動信号出力を備えた駆動回路とを有するデジタルスピーカモジュールであって、各トランスジェーサは基板に接続した第1導電層と、第1導電層上方の隙間に組み込まれた少なくとも

その一面が可動ダイアフラマを形成する第2導電層とを含み、第1、第2導電層は駆動回路のそれぞれの対応出力に電気的に接続することによって各トランスジェーサで駆動回路のコンデンサが形成され、動作中、駆動信号出力から供給される駆動バルスに反応して第1、第2導電層間で生成される静電駆動力によって誘起されるダイアフラマ運動によって音響出力を生成する前記デジタルスピーカモジュール。

(2) 第1項記載のデジタルスピーカモジュールであって、駆動信号によって生成される静電駆動力に関して可動ダイアフラマに弾性を与える弾性支持部を用いて可動ダイアフラマをモジュール側面の各導電層間に接続した前記デジタルスピーカモジュール。

(3) 第1項記載のデジタルスピーカモジュールであって、弾性支持部とダイアフラマを共通材料から一体的に形成し、前記材料の薄い領域で前記弾性支持部を形成した前記デジタルスピーカモジュール。

(4) 第1項から第3項のいずれかに記載のデジタルスピーカモジュールであって、基板と第1導電層で下部バネルの一部を形成し、第2導電層とダイアフラマで上部バネルの一部を形成した前記デジタルスピーカモジュール。

(5) 第4項記載のデジタルスピーカモジュールであって、上部バネルを半導体材料で形成し、前記駆動回路を上部バネルで形成された集積回路で構成した前記デジタルスピーカモジュール。

(6) 第4項記載のデジタルスピーカモジュールであって、下部バネルを半導体材料で形成し、前記駆動回路を下部バネルで形成された集積回路で構成した前記デジタルスピーカモジュール。

(7) 第4項記載のデジタルスピーカモジュールであって、上下のバネルを半導体材料で形成し、前記駆動回路を上下バネルで形成された集積回路で構成した前記デジタルスピーカモジュール。

(8) 第1項から第3項のいずれかに記載のデジタルスピーカモジュールであって、基板を半導体材料で形成するか、または基板に半導体材料を設け、第1、第2導電層を半導体材料上のエピキシャル膜で形成した前記デジタルスピーカモジュール。

【0087】(9) 前記いずれかの項記載のデジタルスピーカモジュールであって、基板の半導体材料内または基板上に形成された集積回路で前記駆動回路を構成した前記デジタルスピーカモジュール。

(10) 前記いずれかの項記載のデジタルスピーカモジュールであって、トランスジェーサの所定の非駆動状態に客特性に反応して、駆動バルス期間中にトランスジェーサのバルス出力を等化する方向に駆動バルスを修正するように構成したバルス整形回路を前記駆動回路に設けた前記デジタルスピーカモジュール。

(11) 第10項記載のデジタルスピーカモジュール

であって、トランスジェーサの所定の非線形な客特性をもち、それに基づいて駆動バルスの出力バルス形状を計算するデジタル信号プロセッサの一部として前記バルス整形回路を使用する前記デジタルスピーカモジュール。

(12) 前記いずれかの項記載のデジタルスピーカモジュールであって、駆動回路入力で2進デジタルオーディオ信号を受信するように構成されたエンコーダ回路を前記駆動回路に含む前記デジタルスピーカモジュール。

【0088】(13) 第2項記載のデジタルスピーカモジュールであって、駆動回路入力で受信した2進デジタルオーディオ信号をサブバインリデジタルオーディオ信号に変換して駆動回路出力に供給するように前記エンコーダ回路を構成した前記デジタルスピーカモジュール。

(14) 第2項記載のデジタルスピーカモジュールであって、駆動回路入力で受信した2進デジタルオーディオ信号を単連デジタルオーディオ信号に変換し、その各単連デジタル信号を駆動回路出力の1つに供給するように前記エンコーダ回路を構成した前記デジタルスピーカモジュール。

(15) 第1項から第11項のいずれかに記載のデジタルスピーカモジュールであって、駆動回路入力で単連デジタルオーディオ信号をサブバインリデジタルオーディオ信号に変換して駆動回路出力に供給するように前記エンコーダ回路を構成した前記デジタルスピーカモジュール。

(16) 第5項記載のデジタルスピーカモジュールであって、駆動回路入力で受信した単連デジタルオーディオ信号をサブバインリデジタルオーディオ信号に変換して駆動回路出力に供給するように前記エンコーダ回路を構成した前記デジタルスピーカモジュール。

(17) 第5項記載のデジタルスピーカモジュールであって、駆動回路入力で受信した単連デジタルオーディオ信号の各単連デジタル信号を駆動回路出力の1つに供給するように前記エンコーダ回路を構成した前記デジタルスピーカモジュール。

(18) 第12項から第17項のいずれかに記載のデジタルスピーカモジュールであって、駆動回路入力でデジタルオーディオ信号を受信した時、その駆動回路出力に駆動バルスを入力するのを決定するための変換ルーチンをロードしたデジタル信号プロセッサの一部として前記エンコーダ回路を使用する前記デジタルスピーカモジュール。

(19) 前記いずれかの項に記載のデジタルスピーカモジュールであって、ダイアフラマの1つがオキバインラインで下地材に弾力的に接続したときに、接続材によって第1、第2導電層の間隔を維持してコンデンサの電容量間隔を防止するように第1、第2導電層を形成した前記デジタルスピーカモジュール。

(20) 前記いずれかの項に記載のデジタルスピーカモジュールであって、前記出力トランスジェーサアレイ

は2n個〜2n+1個の音響出力トランスジューサを含み、複数のトランスジューサグループに独立駆動能力が与えられるように駆動信号出力をそれぞれ対応の音響出力トランスジューサに電気的に接続し、前記グループ数を2nの半分の素数、2nより大とする前記トランスジューサモジュール。

(21) nを5以上として、2n個〜2n+1個の音響出力トランスジューサからなるアレイと、デジタルオーディオ信号を受信する入力および複数のトランスジューサグループに独立の駆動能力が与えられるように構成された出力線を含む駆動回路とを有するデジタルスピーカであって、前記グループ数を2n+1未満、2nより大とする前記トランスジューサモジュール。

[0089] (22) 静電型音響出力トランスジューサアレイと、デジタルオーディオ信号を受信する入力およびそれぞれ対応する音響出力トランスジューサに電気的に接続された複数の駆動信号出力を備え、各トランスジューサによって形成される上側プレートおよび下側プレートを含むコンデンサを備えた駆動回路とを有するデジタルスピーカモジュールの動作方法であって、駆動回路が入力デジタルオーディオ信号のサンプルを受信するステップと、そのサンプルのために動作させるトランスジューサのサブセットを決定するためにサンプルを駆動回路のエンコーダ部でサンプリングし、コンデンサの下側プレート上に出力するステップと、コンデンサのプレート間に前記コンデンサの上側プレートを接続させた状態で、トランスジューサの上側プレート間にそれぞれ駆動信号を供給することにより、前記決定したサブセットのトランスジューサを動作させるステップとを含む前記動作方法。

(23) 第2駆動回路の方法であって、コンデンサの上側プレートを形成する弾性支持されたソリッドマトリクス上の所定の非線形応答特性を相償するために、前記駆動回路のバリス整形部で駆動信号を整形する前記方法。

[0090] (24) 入力(26)で受信した2進デジタルオーディオ信号に依存するデジタルスピーカ、デジタルスピーカは、間隙を介して対向する導電層を含むダイアフラム(20)を備えた音響出力トランスジューサのアレイを含む集積化モジュールとして製造される。各トランスジューサの導電層によって並行平板コンデンサが形成され、コンデンサに印刷される駆動信号によってコンデンサ電極間に静電気が誘起されてダイアフラム(20)が駆動される。ダイアフラム(20)の非線形応答は駆動ダイアフラム(20)に隣接して形成されるバリス整形回路(22)によって補償される。バリス整形回路(22)はそれぞれエンコーダ回路(24)からトラッキング(28)を介して単進デジタル駆動信号を受信する。エンコーダ回路(24)は、入力(26)で受信した2進デジタルオーディオ信号を、各出力トランスジューサに対して1つの供給するために多数の

単進デジタル駆動信号に変換する。図面のシリコンプロセスを使用すれば、トランスジューサおよび駆動回路を含む集積化スピーカモジュールを単一のシリコンウェハ上、または対向配置された2枚のウェハを用いて製作することができる。このようにして、千個以上のトランスジューサからなるアレイを、総面積が中程度の単一集積化モジュールとして製造することができる。

【図面の簡単な説明】

【図1】発明の実施例で使用される音響出力トランスジューサの断面図。

【図2】図1の音響出力トランスジューサを28-1=63個含む集積回路を含む駆動回路の平面図。

【図3】図2のモジュールの一部を詳細に示す図。

【図4】3ビットの2進デジタル入力を7チャネル単進デジタル出力に変換するサブモジュールを含む図2のエンコーダ回路の構造を示す図。

【図5】図4で示されるサブモジュールの1つの論理ゲートを示す図。

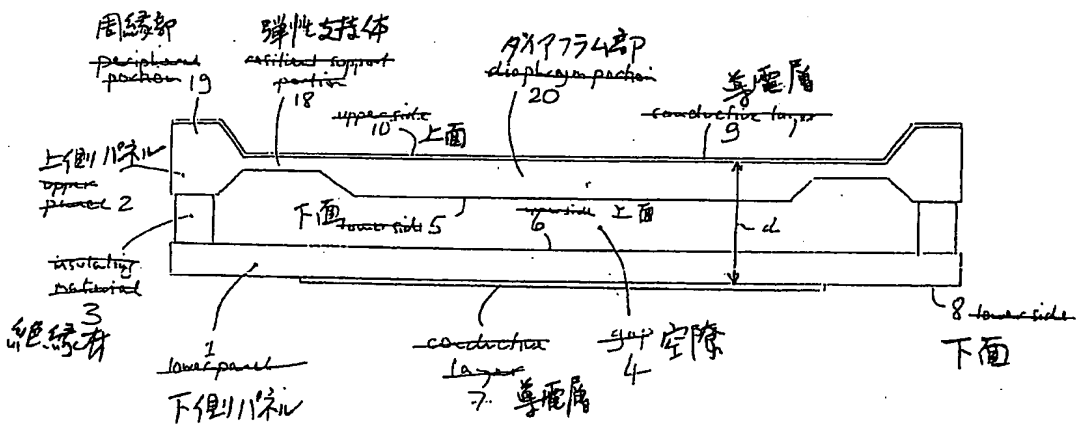
【図6】発明の別の実施例による音響出力トランスジューサの形成過程におけるシリコンウェハの領域の概観断面図。

【図7】発明のさらに別の実施例で使用されるデジタル/単進コンバータおよびバリス整形回路を有するデジタル信号プロセッサを示す図。

【図8】代替駆動回路を使用する発明の別の実施例による8×8すなわち64の音響出力トランスジューサを含む集積回路モジュールの上面部分の平面図。

【符号の説明】

- 1 下側バネル
- 2 上側バネル
- 3 絶縁材
- 4 間隙
- 5 下面
- 6 上面
- 7 導電層
- 8 下面
- 9 導電層
- 10 上面
- 11 弾性支持体
- 12 間隙部
- 13 ダイアフラム部
- 14 バリス整形回路
- 15 エンコーダ回路
- 16 入力
- 17 トラッキング
- 18 2進/2進コンバータ
- 19 2進デジタル出力
- 20 入力線
- 21 単進出力線

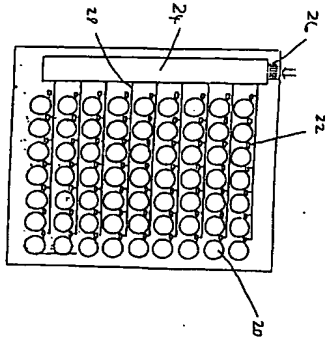


【図1】

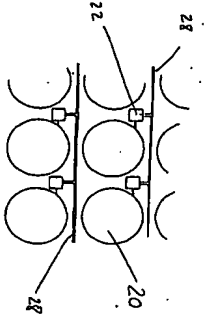
(13)

特開平13-016675

【図2】

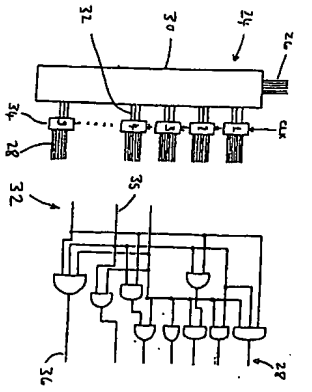


【図3】

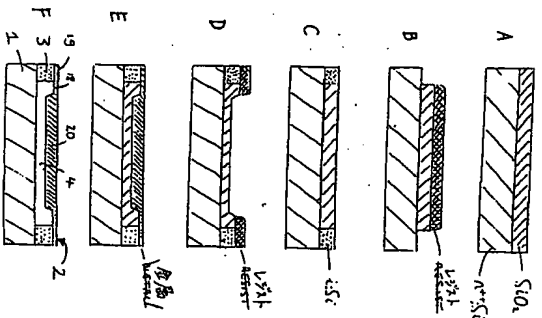


【図6】

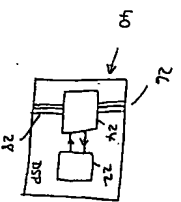
【図4】



【図5】



【図7】



(14)

特開平13-016675

【図8】

